

## ST のシステム LSI

### はじめに

ST では 1987 年の会社設立の際からシステム LSI に注力した製品戦略を一環して展開して来た。その結果、現在では CPU コアをベースとするシステム LSI からアナログの強みを活かしたミックスド・シグナルタイプのシステム LSI まで非常に幅広いテクノロジーと製品群を擁している。今回はこの中から、特に CPU コアを中心とするシステム LSI に関して述べる。

### System-on-Chip とは

SoC(System-on-Chip)で必要とされる要素を簡単に表現するならば図 1 の様になる。ハードウェアとしてはアプリケーションの入出力インターフェース、MPU、メモリ、内部バスから構成され、ソフトウェアとしては OS の上にアプリケーションのソフトウェアが動作することになる。ST はこれ迄に SoC の十分な経験と多くの技術的なノウハウをもっている。一方システム LSI の標準化は VSI (Virtual

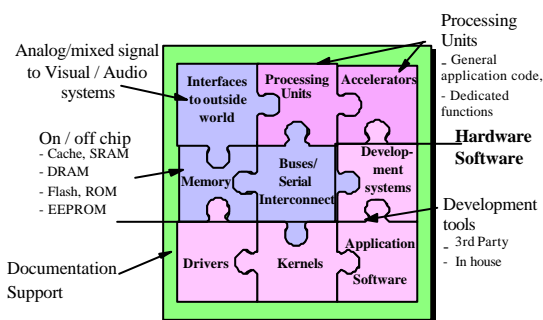


図 1 System-on-Chip の構成

Socket Interface) Alliance を中心に行われているが、まだ多くの時間が必要とされる。ST は VSIA の委員会のメンバーでもあり積極的な活動をしている。又社内の開発部門並びに各事業部も VSIA の資料をもとに標準化を強力に推進している。ここでは SoC のキーワ

ードである Virtual Component と内部バスに関して説明致します。

### SoC の黎明期

ST が SoC の戦略に切り替えたのは 1990 年代始めの頃で当時 RMC(Reusable MicroCore)の開発は OMI (Open Microprocessor Initiative) プロジェクト (ESPRIT Project 5386) のもとでスタートし、コンシューマ市場に向けたマイクロプロセッサの開発が始まった。当時多くのカスタマーはアプリケーションに特化した 32 ビット Transputer を期待したが 1980 年代に設計されたチップでは RMC には不向きであった。そこで ST20 と呼ばれる 32bitMPU を開発した。ST20 は最初 GPS 用として使われたが、その後 Set-Top Box で大成功することになる。当時アナログ式 STB が主流であったが ST の手法はデジタルの解決に適していた。つまり MPEG デコーダー、トランスポートの機構、マイクロ・コントローラー等の要素技術は既に出来上がっていた。Set-Top Box には規格がなくハードウェアによる解決策は自由度がない。そこで ST は MPEG のデータストリームの多重化をソフトウェアによって実現した。特に ST20 の速いコンテキスト・スイッチ時間をうまく使うことによって得られた。

### OCB (On-Chip Bus) とは

歴史的にバスは PCB 基板上でのチップ間の通信データ転送方式であり、バス上の全てのチップ間でどちらがデータの送信/受信の順序をもたせるのか知らせるために、各々のチップ間において通信の手段をもっている。つまり、

- 2 つのチップ間でデータ転送される時にどちらかがバスに対してリクエ

ストをしなければならない。一般に両者のチップは同時にデータを転送する事はできないので、データ転送するチップはリクエスト信号を送る必要がある。そしてデータ転送ができる事を示さなければならない。

- バス上での複数のチップがデータ転送に主導権をもつ時には、バスには複数のマスターがいる。これはバス・アービターによってコントロールされる。一つの例として、複数のマスターがバスにリクエストを同時に出した場合、バス・アービターは各マスターに順番をもたせる様にさせる。これを行うことによって各マスターのロックアウトを防ぐ事ができる。
- チップ間のバスは双方向の信号でしかも複数の双方向性バッファで接続されている。これらのハンドシェイクをする為にバス・プロトコルが用意されている。
- シリコンの集積度が向上し複数の機能をもったシステムは、今や1チップ上に集積する事ができる。データ転送はこの機能ブロック間でも必要な為にバスはシリコンの中になくてもならない。これが On-Chip Bus である。更によい事は PCB 基板上だとバスの配線に金属は1層しか使えないが、シリコンだと多層の配線(0.25um 技術だと7層)が採用する事ができコストも安くする事ができる。

OCB で要求される事はシリコンのインフラストラクチャーであり主な役割は

- VC 間を安全に通信する

- 複雑なシステムを容易に開発できる
  - システムに対し広いバスの帯域幅と小さな遅延時間をもたせる
  - 長期的な IP の再利用
- 等があげられる。

#### OCB の標準化

On-Chip Bus DWG(Development Working Group) は標準化のために設立された。ST の Graham Matthew は DWG において異なったバスに IP が接続できるように VC に対するインターフェースの検討においてイニシアティブをとっている(<http://www.vsi.org/dwgs2.htm>)。ところが今市場に見られるバスの方式として OPB/PLB(IBM), APB/ASB/AMBA (ARM), PI (Philips, Siemens etc), PCI(産業界標準), M/Palm (Palmchip) 等様々なものが存在する。ST にも独自の STBus とよばれるものが開発されている。VSIA は OCB の標準化に際して各社独自のバス方式の利害関係を越えて一本化する事に困難を見だし断念した。但し Bus Wrapper Interface (VC のインターフェース) とトランザクション層のプロトコル(VC 間の point-to-point 通信) に関しては標準化の対象となっている。

#### STBus の特徴

STBus は SoC に於けるバックプレーンのチップ間を相互接続するために考案された。STBus の特徴は階層化されたアービトレーションの構造を採用し、幾つかのサブシステムを制御している。チップ間の相互接続される Wiring Network には CPU バス、メイン・システム・バス(高いバンド幅のアプリケーション)、ローカル・サブシステム・バス(低い性能の周辺機器)から構成されている

STBus の構造は図 2 の様になる。バスに対し

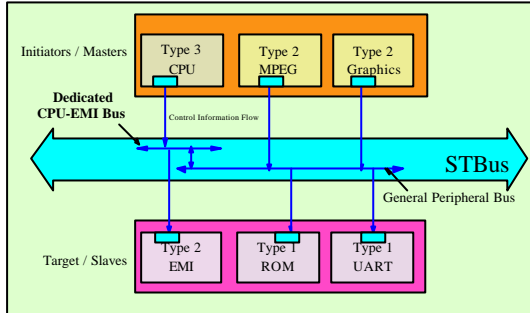


図 2 STBus の構造

て Master/Slave に対してモジュールのタイプが定義されている(図 3)。次にアプリケーションに於て各々Master/Slave間で必要なバンド幅を計算しバスの制御を順次整理す

Master	Slave
-	Type1:Basic Peripheral On-chip SRAM, ROM, UART
Type2: Basic System MPEG decode, customer ASICs	Type2:Basic System Pipelined generic EMI
Type3: Advanced System CPU Core	Type3: Advanced System RamBUS, DDR, SDRAM

図 3 モジュールのタイプ

る。アービトレーションの基本的な考え方は多くの DMA エンジンがあっても、あたかも一つのものとして扱われる。I/O との結線は多重化されており結線の複雑さはなく、簡単なプログラミングモデルになっている。

STBus(50-200MHz)は 16/32/64/128bit 幅をサポートしそのバンド幅は 100Mbps-3200Mbps をもつ。STBus の内部構造はクロスバー・スイッチになっており、アプリケーションに応じて高いバンド幅を必要とするプロセスではバスを占有させたり、又そうでない場合にはバスを多重分割し、複数の I/O プロセスがバスを共有する事ができる。こうする事によりバスのバンド幅を最大限に利用でき一対一の通信による遅延時間も少なくする事ができ CPU、メモリ、各種ペリフェラル間のアクセス

を効率よく実現できる。更に ST20 は内蔵されたハードウェアのスケジューラでコンカレントに動作する事ができ、入出力は CPU とオーバーラップして動く。通常 ST20 と各ブロックは C モデルで結合され SoC 全体の性能だけでなく STBus の評価もチェックされる。

ST20 を中心にした System-on-Chip のアプリ

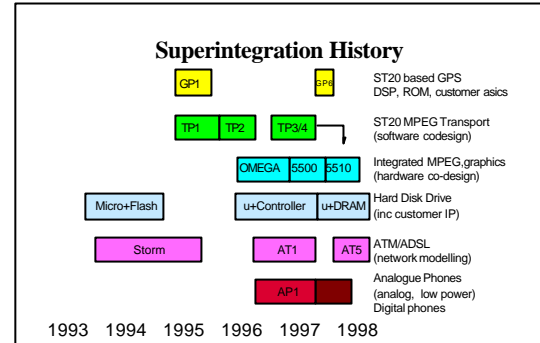


図 4 System-on-Chip のファミリー

ケーションとしては GPS, Set-Top Box, OMEGA-DVD, ATM, Analog Phone 等が既に開発されている(図 4)。一例として Set-Top Box のチップのレイアウト図を紹介する(図 5)。

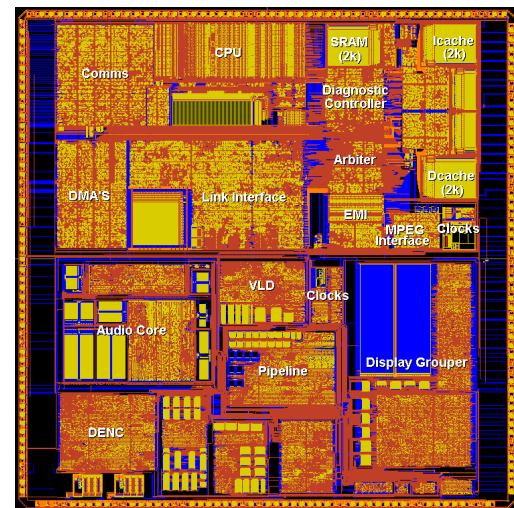


図 5 Set-Top Box のチップ

更に最近では HDTV の Decode/Display 用チップがある。今後 STBus は 32bit CPU だけでなく 64bit にも適応される予定である。

VC(Virtual Component)

過去において一つのグループから他のグループへのデザインは、そのプロジェクトに於てよい経験と能力に依存していた。通常デザインチームは数人で構成されその仕事はプロジェクトで使われるブロックの専門家になることであり、多くの時間がその専門技術を習得するために費やされる。ところが現在の傾向は明らかに既に来上がった IP (Intellectual Property) ブロックを高いレベルで集積する方向に移行している。その為に IP の再利用を維持するために VC の供給・集積をサポートするリソースの増加が必要となる。ここで VC とは既に設計されたモジュールで IP の再利用がすぐにできワンチップ・システムとして使われるものをさす。VC には Firm/Hard/Soft の 3 種類が定義されている。

標準化に向けて ST 社内では

- (1) 供給される VC の定義
- (2) VC ソケットをつくるプロセスの定義
- (3) 効率のよい VC の再利用を広くサポートとそのビジネスモデルの提供等に力を注いで実行している。

VC の情報は以下のような情報をもっている。

- Name, version
- Release date
- Last update of description file
- Type(Basic Block, Library, Memory, Module generator, Hard/Firm/Soft VC ...)
- Function(SRAM, IO 80, Decoder ...)
- Process(BICMOS5, HCMOS5, HCMOS6, ...)
- Maturity level(10, 20, 30)
- Ownership, support contact person
- CAD flow or environment(Unicad 2.3.3b, ...)

- Deliverable(VCs) or CAD views(libraries) and tools(VHDL Leapfrog, VHDL VSS, ...)

しかしながら VC の製造には大きな注意点がある。VC の製造はシステムレベルのインテグレーションのデザイン・フローにできるだけ近いことが望まれる。異なったデザイン・フローを導入する事は異なった結果を生じる。又異なったデザイン・ツールを使うことも異なった結果を生ずる。このために途中の段階で VC が正しいかどうか検査する機構をとっている。最終的に正しく評価されると IP のカタログとして公表される。

#### 外部規格との関連

IP の標準化並びに SoC を推進するにあたり ST は VSIA だけではなく多くの関連する規格推進グループとの親密な協力関係を保ちながら開発を進めている。以下にその団体名を記す。

IEEE – Institute of Electrical and Electronic Engineer)

(<http://standards.ieee.org/>)

Si2 – Silicon Integration Initiative  
(<http://www.si2.org/ola/>)

OVI – Open Verilog International

VSIA – Virtual Sockets Interface Alliance  
(<http://www.vsi.org/>)

OLA – Open Library API  
(<http://www.si2.org/ola/>)

ALF – Advanced Library  
Format(<http://www.ovi.org/>)

DPCS – Delay & Power Calculation System  
(<http://www.si2.org/dcl/>)

DC WG – Design Constraint Working Group  
(<http://vhdl.org/dcwg/>, <http://www.ovi.org/>)

g/)

OMI – Open Microprocessor Initiative

(<http://www.omimo.be/>)

IEEE P1500 – Standards for Embedded Core

Test(<http://grouper.ieee.org/groups/1500>

/)

#### IP の種類

STには非常に多種多様のIP群を擁している。

代表的なものとしてSet-Top Box, DVD,

HDTV/ATV, Graphics, MPEG, IEEE1394

(Firewire), USB, Fibre Channel, Gigabit

Ethernet, ATM Cells 等がある。

ST10(16bit)/ST20(32bit)/STPC(x86)等がSoC

のMPUとしてよく採用されている。これ以外

にアナログ、ミックスモードのチップ、更に

パートナーと共同開発したIPも数多く存在

する。

#### 結論

STはSoCに関して多くのアプリケーションの実

績をもっている。これは単にIPの資産が豊富

であるというだけではなく、SoCに関する設

計思想とその基礎技術が確立されているから

である。STは今後も業界のリーダーであるた

めに、更に高度なSoCの開発には力を注いで

いく事になります。

STMicroelectronics (株)

松井和人